

## 简介

数据采集，又称[数据获取](#)，是利用一种装置，从系统外部采集数据并输入到系统内部的一个接口。数据采

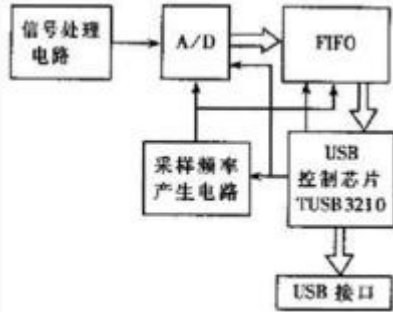


图1 系统原理图

## 数据采集

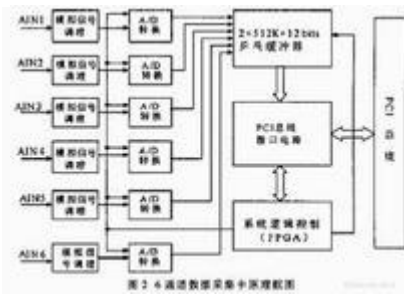
集技术广泛引用在各个领域。比如摄像头，[麦克风](#)，都是数据采集工具。

被采集数据是已被转换为电讯号的各种物理量，如温度、水位、风速、压力等，可以是模拟量，也可以是数字量。采集一般是采样方式，即隔一定时间（称[采样周期](#)）对同一点数据重复采集。采集的数据大多是瞬时值，也可是某段时间内的一个特征值。准确的数据量测是数据采集的基础。数据量测方法有接触式和非接触式，检测元件多种多样。不论哪种方法和元件，均以不影响被测对象状态和测量环境为前提，以保证数据的正确性。数据采集含义很广，包括对面状连续物理量的采集。在计算机辅助制图、测图、设计中，对图形或图像数字化过程也可称为数据采集，此时被采集的是几何量（或包括物理量，如灰度）数据。<sup>[1]</sup>

在[互联网](#)行业快速发展的今天，数据采集已经被广泛应用于互联网及分布式领域，数据采集领域已经发生了重要的变化。首先，分布式控制应用场合中的智能[数据采集系统](#)在国内外已经取得了长足的发展。其次，总线兼容型数据采集[插件](#)的数量不断增大，与[个人计算机](#)兼容的数据采集系统的数量也在增加。国内外各种数据采集机先后问世，将数据采集带入了一个全新的时代。

## 编辑本段目的

数据采集，是指从传感器和其它待测设备等模拟和数字被测单元中自动采集信息的过程。数据采集系统是



## 数据采集

结合基于[计算机](#)的测量软硬件产品来实现灵活的、用户自定义的[测量系统](#)。

数据采集的目的是为了测量电压、电流、温度、压力或声音等物理现象。基于 PC 的数据采集，通过模块化硬件、[应用软件](#)和计算机的结合，进行测量。尽管数据采集系统根据不同的应用需求有不同的定义，但各个系统采集、分析和显示信息的目的却都相同。数据采集系统整合了信号、传感器、激励器、信号调理、数据采集设备和应用软件。

## 编辑本段原理

在计算机广泛应用的今天，数据采集的重要性是十分显著的。它是计算机与外部物理世界连接的桥梁。各



## 数据采集

种类型信号采集的难易程度差别很大。实际采集时，噪声也可能带来一些麻烦。数据采集时，有一些基本原理要注意，还有更多的实际的问题要解决。

假设对一个[模拟信号](#)  $x(t)$  每隔  $\Delta t$  时间采样一次。时间间隔  $\Delta t$  被称为采样间隔或者采样周期。它的倒数  $1/\Delta t$  被称为采样频率，单位是采样数/每秒。 $t=0, \Delta t, 2\Delta t, 3\Delta t \dots$  等等， $x(t)$  的数值就被称为采样值。所有  $x(0), x(\Delta t), x(2\Delta t)$  都是采样值。根据[采样定理](#)，最低采样频率必须是[信号频率](#)的两倍。反过来说，如果给定了[采样频率](#)，那么能够正确显示信号而不发生[畸变](#)的最大频率叫做恩奎斯特频



## 数据采集

率，它是采样频率的一半。如果信号中包含频率高于[奈奎斯特频率](#)的成分，信号将在直流和奈奎斯特频率之间畸变。

采样率过低的结果是还原的信号频率看上去与原始信号不同。这种信号畸变叫做混叠(alias)。出现的混频偏差(aliasfrequency)是输入信号的频率和最靠近的采样率整数倍的差的绝对值。

采样的结果将会是低于奈奎斯特频率( $f_s/2=50\text{Hz}$ )的信号可以被正确采样。而频率高于50HZ的[信号](#)成分采样时会发生畸变。分别产生了30、40和10Hz的畸变频率F2、F3和F4。计算混频偏差的公式是：

混频偏差=ABS(采样频率的最近整数倍-输入频率)

其中ABS表示“[绝对值](#)”，

为了避免这种情况的发生，通常在信号被采集(A/D)之前，经过一个[低通滤波器](#)，将信号中高于奈奎斯特频率的信号成分滤去。这个滤波器称为[抗混叠滤波器](#)。

采样频率应当怎样设置。也许可能会首先考虑用采集卡支持的最大频率。但是，较长时间使用很高的采样率可能会导致没有足够的[内存](#)或者[硬盘](#)存储数据太慢。理论上设置采样频率为被采集信号最高频率成分的2倍就够了，实际上工程中选用5~10倍，有时为了较好地还原波形，甚至更高一些。

通常，信号采集后都要去做适当的信号处理，例如FFT等。这里对样本数又有一个要求，一般不能只提供一个信号周期的数据样本，希望有5~10个[周期](#)，甚至更多的样本。并且希望所提供的样本总数是整周期个数的。这里又发生一个困难，并不知道，或不确切知道被采信号的频率，因此不但采样率不一定是信号频率的整倍数，也不能保证提供整周期数的样本。所有的仅仅是一个时间序列的离散的[函数](#)  $x(n)$  和采样频率。这是测量与分析的唯一依据。[数据采集卡](#)，[数据采集模块](#)，数据采集仪表等，都是数据采集工具。<sup>[2]</sup>

## 编辑本段系统实例

### 简介

在一些工业现场中，[设备](#)长时间运行容易出现故障，为了监控这些设备，通常利用数据采集装置采集他们



图 1 μC/OS-II 的软件体系结构

### 数据采集

运行时的数据并送给 PC 机，通过运行在 PC 机上的特定[软件](#)对这些数据进行分析，以此判断当前运行设备的状况，进而采取相应措施。当前常用的数据采集装置，在其系统软件设计中，多采用单任务顺序机制。这样就存在系统安全性差的问题。这对于稳定性、实时性要求很高的数据采集装置来说是不允许的，因此有必要引入[嵌入式](#)操作系统。下面以  $\mu$ C/OSII 为操作系统平台，基于 ARM7 系列处理器，对一种高性能的数据采集系统开发进行探索。

### 1 $\mu$ C/OSII 嵌入式操作系统简介

嵌入式操作系统  $\mu$ C/OSII (microcontrolleroperatingsystem) 是专为微控制器系统和软件开发而设计的公开源代码的[抢占式实时多任务操作系统](#)内核，是一段微控制器启动后首先执行的背景程序，作为整个系统的框架贯穿系统运行的始终。对于对实时性和稳定性要求很高的数据采集系统来说，引入  $\mu$ C/OSII 无疑将大大改善其性能。

$\mu$ C/OSII 的特点可以概括为以下几个方面：公开[源代码](#)，代码结构清晰、明了，注释详尽，组织有条理，可移植性好，可裁剪，可固化。内核属于抢占式，最多可以管理 60 个任务。 $\mu$ C/OSII 自 1992 年的第一版 ( $\mu$ C/OS) 以来已经有好几百个应用，是一个经实践证明好用且稳定可靠的内核。对  $\mu$ C/OSII 的研究和应用都很多。

### 系统基本工作原理

应用时，数据采集系统置于被监控的设备处，通过传感器对设备的[电压](#)或者[电流](#)信号进行采样、保持，并送入[A/D转换器](#)变成数字信号，然后将该信号送到FIFO中。当FIFO中存放的数据到了一定数目时，由ARM7从FIFO中读出，然后通过ARM7的以太网接口或者RS232送给上位机。考虑到要监控的设备可能会很多，所以设计了多路采集通道，他们经过模拟开关后再进入A/D转换器。CPLD是整个系统的控制核心，他控制采集通道的切换、A/D转换器的启/停、转换后的数据在FIFO中的存放地址发生器、产生中断请求以通知ARM7读取存放在FIFO中的数据等。

## 系统硬件结构

该系统采用了Samsung公司的S3C4510B作为系统与上位机沟通的[桥梁](#)，S3C4510B是基于以太网应用系统的高性价比16/32位RISC微控制器，他有如下几个主要特点：

硬件方面内含一个由ARM公司设计的16/32位ARM7TDMI RISC处理器核，ARM7TDMI为低功耗、高性能的16/32核，最适合用于对价格及功耗敏感的应用场合。S3C4510B通过在ARM7TDMI核内容基础上扩展一系列完整地通用外围器件。

片上资源包括2个带缓冲描述符（bufferdescriptor）的HDLC通道；2个UART通道；2个GDMA通道；2个32位[定时器](#)；18个可编程的I/O口。还有中断控制器；DRAM/SDRAM控制器；ROM/SRAM和FLASH控制器；系统管理器；1个内部32位系统总线仲裁器；1个[外部存储器](#)控制器等片内的逻辑控制电路。

这些为 $\mu C/OSII$ 的移植提供了优良的物理资源。

软件支持方面他有配套的代码编辑调试环境ADS12和JTAG在线调试功能，使S3C4510B芯片软件可以直接用C编写，这就使 $\mu C/OSII$ 的植入成为可能。

12位高速[A/D转换电路](#)采用AnalogDevices的AD574，该电路输出具有三态锁存功能。预处理电路包括了电流电压互感器、隔离电路和同步采样电路，他可以将信号转换成与AD574相匹配的量值，供后续处理。通讯电路采用常用的以太网接口与上位机相连，而232接口可作为备用，这样该装置既可作为便携式系统使用，也可通过网络来对设备实施[实时监控](#)。<sup>[3]</sup>

## 编辑本段软件设计

软件部分要分别编写S3C4510B部分的程序和CPLD控制程序。前者可分为 $\mu C/OSII$ 的移植和各个[应用程序](#)的编写，后者用[VHDL语言](#)实现。

对于S3C4510B部分，根据整个装置实现的功能和对他的要求进行系统任务分割，并根据实际需要为各个任务分配优先级。系统大致可分为如下

几个任务：初始化 CPLD 控制参数；对 FIFO 的读取；与上位机的 TCP/IP 通讯；与上位机的串口通讯。对应每个任务，需要编写相应的应用程序，软件设计部分的关键技术有：

(1)  $\mu$ C/OSII 内核向 S3C4510B 中的移植，要根据处理器的特点合理地修改  $\mu$ C/OSII 的 3 个与处理器相关的文件：OS\_CPUH，OS\_CPU\_AASM，OS\_CPU\_C.C。主要是将文件中的汇编指令，改为 ARM7 的汇编指令，并根据 CPU 的特点对文件中寄存器的初值进行改写。

(2) 内存配置问题。对于[存储器](#)容量的设计，要综合考虑  $\mu$ C/OSII 内核代码和应用程序代码的大小。每个任务是独立运行的，必须给每个任务提供单独的栈空间 (RAM)，RAM 总量的计算公式为：

RAM 总量=应用程序的 RAM 需求+内核数据区的 RAM 需求+各任务栈需求之总和+最多中断嵌套所需堆栈。

(3) [TCP/IP 协议](#)在  $\mu$ C/OSII 中的实现。为了满足嵌入式设备与 Internet 网络直接交换信息的要求，在  $\mu$ C/OSII 中又移植了 LwIP 协议栈。

LwIP 是瑞士计算机科学院 (SwedishInstituteofComputerScience) 的 AdamDunkels 等开发的一套用于嵌入式系统的开放源代码 TCP/IP 协议栈。LwIP 的含义是 LightWeight (轻型) IP 协议。LwIP 可以移植到操作系统上，也可以在无操作系统的情况下独立运行。LwIPTCP/IP 实现的重点是在保持 TCP 协议主要功能的基础上减少对 RAM 的占用，一般他只需要几十 k 的 RAM 和 40k 左右的 ROM 就可以运行，这使 LwIP 协议栈适合在低端嵌入式系统中使用。

LwIP 的特性有：支持多网络接口下的 IP 转发；支持 [ICMP 协议](#)；包括实验性扩展的 UDP ([用户数据报协议](#))；包括阻塞控制、RTT 估算、快速恢复和快速转发的 TCP ([传输控制协议](#))；提供专门的内部回调接口 (rawAPI) 用于提高应用程序性能。

LwIP 可以很容易地在  $\mu$ C/OSII 的调度下，为系统增加网络通信和[网络管理功能](#)。LwIP 协议栈在设计时就考虑到了将来的移植问题，他把所有与硬件，OS，[编译器](#)相关的部份独立出来，放在 /src/arch 目录下。因此 LwIP 在  $\mu$ C/OSII 上的实现就是修改这个目录下的文件，其他的文件一般不应该修改。在驱动中主要是根据 S3C4510B 内的以太网控制特殊功能寄存器，编写网络接口的处发送包、接收包函数，初始化以及用于以太网控制器的外部[中断服务程序](#)。<sup>[3]</sup>

## [编辑本段](#)结语

采用基于 ARM7 的 S3C4510B 嵌入式[微处理器](#)，可以使系统小型化，便于提高性能以及与各种外设连接扩展，同时降低了成本。 $\mu$ C/OSII 作为一个源代码公开的[操作系统](#)，在具体应用种稳定可靠。本系统采用 ARM7+ $\mu$ C/OSII 开发设计，具有精度高、运行稳定、实时性好、抗干扰能力

强、性价比高的特点，可以在各种工业场合中广泛应用，达到了设计的初衷。