

文章编号: 1003-5850(2005)06-0024-03

基于 ARM 的等效采样手持式存储示波器设计

Design of Portable Memory Oscilloscope Equivalent Sampling based on ARM

周明辉¹ 宋跃^{2,1} 张小平¹ 雷瑞庭¹ 李琳¹ 贺艳枚¹

(¹ 湖南科技大学 湘潭 411201) (² 东莞理工学院 东莞 523106)

【摘要】为了降低系统成本和功耗,采用基于 ARM 系统的精密时钟发生电路对高频信号(6.25MHz~100MHz)进行等效采样,配合高速 AD、FIFO 和 FPGA 电路设计并实现一个手持式存储示波器。该样机在人机界面上为用户提供了手动测量和自动测量两种工作模式,性价比高,可望有广阔的前景。

【关键词】ARM。等效采样,数字存储示波器

中图分类号: TP333

文献标识码: A

ABSTRACT In order to reduce the cost and power of the system, this paper samples the high frequency signal(6.25MHz~100MHz)equivalently based on the precision clock generating circuit, and designs high speed circuit,AD, FIFO and FPGA etc and implements a portable memory oscilloscope. This unit is provided with two operation modes, manual measurement and automatic measurement, for a machine interface, which has a high cost performance and the bright future.

KEYWORDS ARM, equivalent sample, digital memory oscilloscope

在数字存储示波器技术中,常用的采样方法有两种:实时采样和等效采样。实时采样通常是等时间间隔的,它的最高采样频率是奈奎斯特极限频率。等效采样(Equivalent Sampling)是指对多个信号周期连续采样来复现一个信号波形,采样系统能以扩展方式复现频率,大大超过奈奎斯特极限频率的信号波形。

1 总体设计

由于本手持式存储示波表的输入频率范围较宽(DC~100MHz),而为了降低系统成本和功耗,本系统的高速 AD 采用 100MHz 的 AD9288,为了更好的重现波形,系统采用了等效和实时两种采样方式。若输入频率小于 6.025MHz,选用实时采样;反之,选用等效采样。根据输入频率确定时钟芯片的输出及分频数。当输入频率为 10kHz~6.25MHz 时,利用可编程频率合成芯片 MC12429 产生 100MHz 的基准采样时钟;当输入频率小于 10kHz 时,由 FPGA 对 100MHz 基准时钟分频后提供 10MHz 采样时钟,从而实现实时采样;当输入信号频率为 6.25MHz~100MHz 时,利用精密可编程频率合成芯片 MC12429 输出 6.25MHz~100MHz 的等效采样时钟,从而实现等效采样。

2 系统硬件设计

2.1 总体设计

本系统在硬件上可分为 5 部分:ARM 和 MCU 控制器、FPGA 数字平台、时序采样控制及 AD 转换、输入预处理及万用表、通信接口及键盘显示。系统功能如图 1 所示。

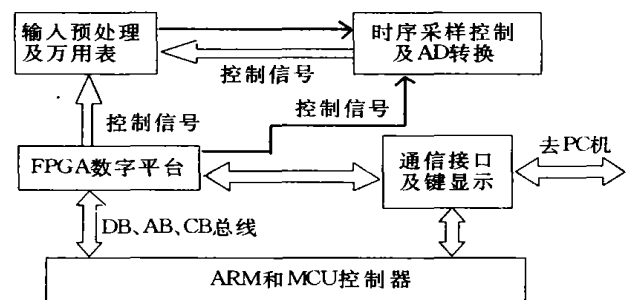


图1 系统功能框图

控制器部分任务较重,通过一片 LPC2105(ARM)和一片 89C51RD2(MCU)来完成。其中,ARM 负责采样、数据处理以及程序时钟的控制工作;MCU 完成测频、万用表、键盘显示、与计算机通信功能。两者通过在 FPGA 内部设计总线仲裁电路实现系统控制以及相互通信。

本系统中所有的数字控制电路均设计在FPGA

* 2004-11-04 收到,2005-04-27 改回

** 基金项目:湖南省自然科学基金资助项目(编号:02JJY5011);湖南省科技攻关项目(编号:03GKY3046);湖南省教育厅重点科研资助项目(编号:02A051)。

*** 周明辉,男,1979年生,助教,2001年毕业于湖南科技大学物理专业,研究方向:虚拟仪器、数据采集、嵌入式系统等。



(EP2C6)中,包括实现微处理器接口电路、总线仲裁电路、采样时序控制电路、频率测量模块、键盘显示控制、存储器扩展、通信接口等功能。

时序采样控制及AD转换是本系统实现等效采样的关键,其核心是可编程频率合成芯片MC12429。MC12429的输出时钟范围是25MHz~400MHz,步进值0.125MHz~1MHz。它内部采用高频锁相环结构,对干扰很敏感,在硬件上采取了一定的抗干扰措施保证其稳定工作。AD转换为双通道100MHz的AD9288,转换后的数据送给32k存储深度的高速FIFO。

本系统的预处理对信号频率为DC~100MHz,幅度为1mV~400V的信号经过可编程衰减和放大得到AD的测量范围,触发电路用高速比较器AD8561实现,其参考电压由ARM对输入信号采样获得。整形后的信号送到FPGA内部采用等精度频率测量,精度可达 10^{-6} 以上,万用表部分采用24位高精度AD转换器ADS1211,精度可达5位半以上。

本系统采用RS232和USB两种方式与计算机通信,显示为点阵液晶显示器TA32024Q1,控制器在FPGA内部实现,键盘采用4*8的导电橡胶键盘。

2.2 等效采样原理

等效采样是本系统的关键和创新点。主要采用以芯片MC12429为核心的精密时钟发生电路,控制高速ADC对高频信号进行循环间歇式采样。实现等效采样的系统框图如图2所示。等效采样的输入信号频

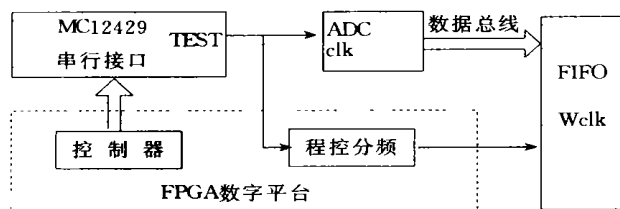


图2 等效采样系统框图

率是6.25MHz~100MHz,采样频率范围要在6.25MHz~100MHz之间,并有可控的小步进值。MC12429的输出频率为25MHz~400MHz,需要外加分频电路将低频部分扩展。同时,本系统选用的ADC为AD9288,其转换速率是10MSPS~100MSPS,低端采样率会受到限制,可以采用控制RAM写入速度的方式来控制采样速率。综合考虑,利用MC12429芯片TEST输出的FOUT,一方面提供给ADC作为CLK工作频率,另一方面再经过程控分频器控制RAM写入速度,作为低端信号的采样频率。

3 系统软件设计与等效采样实现

总体软件流程如图3所示。输入预处理及万用表电路对信号测量频率和幅值,将频率和幅值信息传递

给ARM,由ARM根据输入频率确定采样方式,并控制精密时钟发生电路,为ADC提供采样时钟并控制输入程控衰减和放大电路。一次采样完成后,由ARM处理采样数据并送LCD显示。

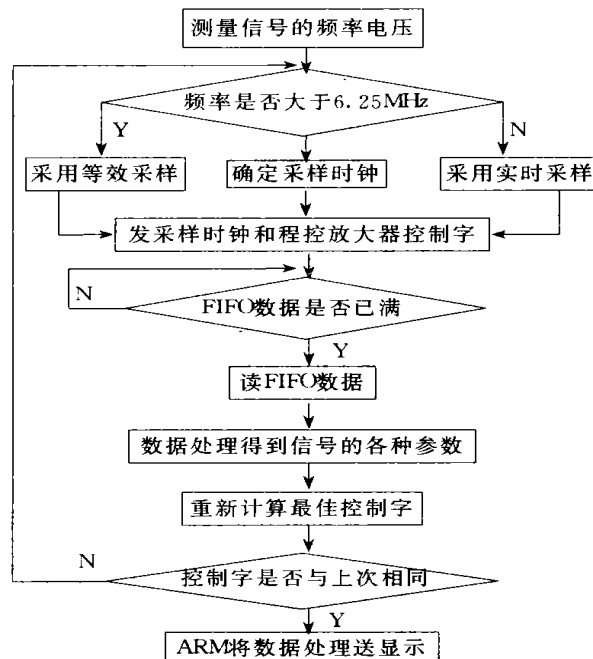


图3 总体软件流程图

由于可编程频率合成芯片MC12429在6.25MHz~12.5MHz频率范围内,步进值为0.03125MHz,在12.5MHz~25MHz频率范围内,步进值为0.0625MHz,在25MHz~50MHz频率范围内,步进值为0.125MHz,在50MHz~100MHz频率范围内,步进值为0.25MHz。为便于数据处理,软件设计过程中可以将所有的实际频率转换成以0.03125MHz为单位的代值,即除以0.03125MHz,将输入频率 f_{in} 转换后的代值(以后简称代值)记为 d_{in} ,根据输入频率设定芯片MC12429的频率字 S_Y (只取整数,用于控制输出信号的频率),经过 n 分频后产生采样频率。根据等效采样的原理,采样频率与输入频率相近,二者频率代值的差值记做 d_a ,则 S_Y 可以表示为 $S_Y = (d_{in} - d_a) \times n$,这时复现一个波形所需的采样点数为 $d = ((d_{in} - d_a) / d_a)$,本系统选用的液晶为320×240点阵,波形显示区240×200点阵,将 x 轴上20个点所表示的时间定义为一格时基,记作 A ,则液晶屏幕上显示的周期个数 N 为 $N = 240 \times d_a / ((d_{in} - d_a))$,由此,时基可以表示为 $A = N / (4 \times f_{in}) = 20 \times d_a / [f_{in} \times ((d_{in} - d_a))]$,一个波形的采样点数也可以用时基和输入频率来表示: $d = 20 / (A \times f_{in})$ 。

实时采样中,为了使采样得到波形尽量精确,系
(下转第28页)

的配送和物资原始的需求计划信息最终形成一个闭合的数据环,至此该物资的计划执行完毕。

导航模块: 根据该用户的权限,在登录成功后指示其该完成的工作,按照时间紧急程度等生成提示窗口,方便用户办公。比如用户具有物资需求计划审批权限,他登录成功后如有该他审批的工作,系统将给出提示的链接方便处理。

查询统计模块: 集中处理本系统中的查询统计功能。主要实现基本的物资需求计划的查询、出/入库查询、库存量的查询、仓库日/月报查询、物资消耗查询(可以按物资大类/小类查、按所消耗单位/部门查等)。

系统管理: 处理系统的基础数据和维护系统的安全。设置和分配用户的使用权限,设置系统的基础数据信息如部门编码、物资编码等。维护系统的日志信息。

3.2 系统安全的实现

对于系统的安全性要求是比较高的,对系统各级操作员的操作权限和可操作范围根据其职能进行了明确的界定,对操作员口令进行定期和不定期维护管理,自动定期进行数据库增量备份,自动拒绝越权、违规操作,对可能导致不可逆转结果的操作采用二次提示确认机制,对各种原因导致的异常退出提供数据安全保障,提供对重要操作进行的回溯机制等。

3.3 系统特性

数据库结构设计,以满足数据的完整性和安全性,动态关系的模式具有第三规范形式,特殊关系的模式至少具有第一规范形式,在逻辑级上高效率地支持用户的数据操作要求并具有高存储空间利用率为最终设计目标。

面向对象的分析与设计技术;

分布式多层体系结构技术;

采用J2EE 技术体系;

- ◆ 采用Java servlet 和JSP 的标准J2EE 机制;
- ◆ 采用Java 数据库连接技术;
- ◆ 采用分布式企业通信: TCP/IP;
- ◆ 使用其主要的组件及容器类: EJB 应用程序服务器、Web 应用程序服务器、小应用程序客户机、应用程序客户机;

◆ 采用企业通用服务;

◆ 采用企业系统保证;

整个系统的开发以面向对象技术为基础,以灵活组件为组织形式。开放系统结构,力争实现应用系统的多次重组,以满足不同的业务需求;

先进性与实用性相结合,既考虑企业未来发展战略目标的需要,又兼顾企业当前各类业务的需要。

4 结束语

企业的物资管理是一个非常繁琐而又非常重要的工作,物资管理水平的好坏直接影响到企业的日常运转。将物资管理系统不断地完善以适应企业的日常生产和业务需求,可以极大地提升企业竞争力。本物资管理系统已经投入使用,由于时间和技术因素以及日常业务的不确定性本系统还有很多有待完善的地方,如可以加入采购合同的招标管理、网上询价/招投标、供货商的评价管理等等。只有将整个物资流转过程中所有的环节控制起来后,企业才能真正摆脱因物资软环境不好而造成不必要的浪费和损失。

参考文献

- [1] 唐卫宁,李艳,耿国华. 基于C/S 和B/S 混合结构的科技项目申报管理系统的设计与实现. 计算机应用与软件, 2004, 21(9): 47.
- [2] 彭晨阳. Java 实用系统开发指南. 北京: 机械工业出版社, 2004. 4.

(上接第 25 页)

系统将 6.25MHz 以下的信号分为 20 个频率范围。

4 结束语

笔者利用以上算法实现了等效采样,能够将 6.25MHz~100MHz 的周期信号进行波形复现,示波器样机液晶屏幕工作效果令人满意,同时本样机在人机界面上为用户提供手动测量和自动测量两种工作模式,性价比高,可望有广阔的应用前景。

参考文献

- [1] Petru Eles, Krzysztof Kuchcinshi, Zebo Peng. System Synthesis with VHDL [M]. Kluwer Academic Publishers, 1998: 21-135.
- [2] Zoran Salcic. A Simulink Amailagic DIGITAL SYSTEMS DESIGN AND PROTOTYPING USING FIELD PROGRAMMABLE LOGIC [M]. KLUWER ACADEMIC PUBLISHERS, 1997: 38-77.
- [3] 顾玉辉,李柯,朱明武. 一种虚拟信号分析仪器的设计[J]. 电子测量与仪器学报, 1999, 13(1): 51-55.
- [4] James O Hamblen, Michael D Fuman. RAPD PROTOTYPING OF DIGITAL SYSTEMS [M]. KLUWER ACADEMIC PUBLISHERS, 2000: 1-99.
- [5] 周立功. ARM 微控制器基础与实战[M]. 北京: 北京航空航天大学出版社, 2003: 117-156.
- [6] 褚振勇,翁木云. FPGA 设计及应用[M]. 西安: 西安电子科技大学出版社, 2002: 264-299.
- [7] 孙圣和. 现代时域测量[M]. 哈尔滨: 哈尔滨工业大学出版社, 1989: 114-129.