

基于 ARM & FPGA 的示波表关键设计技术

宋跃^{1,2} 周明辉² 胡升平¹ 余炽业¹ 雷瑞庭²

(1 东莞理工学院电子工程系, 广东 东莞 523808) (2 湖南科技大学信息与电气工程学院, 湖南 湘潭 411201)

摘要: 以嵌入式系统 ARM 和单片机为微处理器组,以 FPGA 为数字载体,以 USB 和 DELPHI 实现仪器 PC 通信接口和人机对话,LCD 实现仪器智能方式界面,借助 MC12429、ADC9288、ADS1211 等完成数据采样,设计一个双通道模拟带宽为 DC~100MHz 且集成有一个双通道通用计数器和一个 5 位半数字多用表的多功能数字存储示波表,实验表明该设计是行之有效的,文章在讨论系统设计的同时重点介绍数据采样、FPGA、USB 和 LCD 接口等关键技术设计方案。

关键词: 数字存储示波表, 嵌入式系统, FPGA, USB, LCD, 数据采样

中图分类号: TP274, TM935 文献标识码: A 文章编号: 1000-7180(2005)11-140-04

Key Design Technology in Oscillorgaph Based on ARM & FPGA

SONG Yue^{1,2}, ZHOU Ming-hui², HU Sheng-ping¹, YU Chi-ye¹, LEI Rui-ting²

(1 Department of Electrical Engineering, Dongguan University of Technology, Dongguan 523808 China)

(2 College of Electrical and Information Engineering, Hunan University of Science and Technology, Xiangtan 411201 China)

Abstract: A double-channels multifunctions digit-memory-oscillograph was designed with simulant bandwidth DC~100MHz, in which a double-channels commom counter and a 5 1/2 digit-multimeter were integrated, in which embedded system ARM and single chip computer was used for microprocessors, FPGA for digit carrier, USB and DELPHI for PC interface of communication and man-machine, LCD for intellectual interface, MC12429, ADC9288, ADS1211 and so on for data acquisition, experiments showed the design was effective and feasible,whose system design was discussed, the design plans of key technology of FPGA,USB and LCD interfaces,data acquisition were mainly given simultaneously in the paper.

Key words: Digit-memory-oscillograph, Embedded system, FPGA, USB, LCD, Data acquisition

1 引言

目前国外中高端数字示波器的特点是多通道全量程输入, 输入电压从几毫伏到几千伏, 大于 1GS/s 的采样速率和大于 200M 的带宽, 彩色薄膜液晶显示屏(TFT LCD), 嵌入式操作系统, 多语言界面, 多功能集成等^[1]。本文讨论一种以Philips 的 LPC2105 和 89C51RD2 为系统控制和数据处理芯片, 以 Altera 的 EP1C6Q24046 为 LCD、高速数据缓存和系统控制的数字载体, 借助 MC12429、ADC9288 完成示波器数据采样、ADS1211 等完成数字多用表数据采样,以 USB 和 DELPHI 实现仪器 PC 接口, 图形液晶 TAT320240Q1 实现仪器智能方式界面, 完成一个双通道模拟带宽为 DC~100MHz 的多功能手持式数字存储示波表的设计思想和关键技术实施方案。

2 总体设计

图 1 中 FPGA 实现系统数字与控制平台, ARM 负责采样、数据处理以及系统时钟的控制工作^[2], 单片机完成测频、多用表、键盘显示、与 PC 通信功能, 系统采用 USB 方式与 PC 机通信, 键盘采用 4x8 的导电橡胶键盘, 液晶采用不带驱动器的显示模块, 其控制器设计在 FPGA 中。

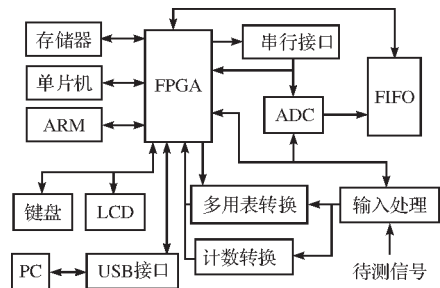


图1 总体设计框图

输入处理电路完成输入 DC~100MHz、幅度为 ±

收稿日期: 2005-03-21

基金项目: 湖南省科技攻关资助项目(03GKY3046)

东莞理工学院教授博士科研启动基金资助项目

100Vpp 的信号预处理,它主要由衰减器、输入耦合电路、可变增益放大器、仪用放大器、触发电路以及控制电路等构成,能完成对输入信号的耦合方式、衰减放大、触发控制及阻抗变换等功能,得到 AD 的测量范围送 ADC 测量,其触发电路用高速比较器 AD8561 实现,参考电压由 ARM 对输入信号采样获得,该信号还送计数转换电路,经电压比较器 AD8561 整形后送到 FPGA 中完成通用计数器测量,输入处理同时为 1mV~400V 信号提供通道,将其送多用表转换电路,经过模拟开关 AQW214 和交-直流变换芯片送给 24 位 ADS1211,实现多用表参数的测量。串行接口主要由可编程频率合成芯片 MC12429 等组成,为 A/D 示波采样提供可编程时钟源,ADC 为双通道 100MHz 的 AD9288,转换后的数据送给 32K 高速 FIFO IDT72V261LA10A^[3],供 ARM 处理,ARM 根据菜单的选择输入,执行相应算法处理软件,得到相应的测量结果存入存储器中闪存^[2],单片机同样将多用表处理数据存入存储器中闪存,由 FPGA 读取闪存数据送 FPGA 内部显存再送 PC 或 LCD,从而实现系统虚拟/智能兼容的多功能示波器功能。

3 数字与控制平台

图 2 中,FPGA^[4]中的总线仲裁器实现两微处理器的相互通信以及对 FPGA 内部总线归属的仲裁,微机接口模块主要由锁存器、译码器、驱动器等构成,完成其总线的分离、驱动与译码。A/D 采样和 FIFO 读写控制器主要负责 A/D 和 FIFO 的时钟管理、控制;多用表控制器负责 ADS1211 及接口的智能控制,主要由译码电路构成,它将 ARM 发送过来的多用表控制字转换成多用表输入通道控制信号,计数器主要由加法器、锁存器等构成,实现等精度和闸门计数,键盘扫描模块负责键盘的编码、去抖动以及功能管理;USB 接口模块主要完成与 USB 接口电路需要的逻辑电路,将 USB 来的数据通过总线和微处理器交换。存储器控制模块负责扩展 64K SRAM 和 4M 闪存的总线接口和控制信号的产生;通道控制器主要由译码电路构成,它将 ARM 发送过来的通道控制字转换成通道控制信号,用来控制示波器输入通道的增益值、耦合方式;触发控制器是发出脉宽调制信号;同时是将系统发送的触发控制字转换成触发控制信号,选择系统的触发源、触发方式和斜率;另外还接收触发电路送过来的触发信号,启动 A/D 采样和 FIFO 的写操作。FPGA 还开

辟了显示缓存区 9.6KB RAM,可以存入显示一屏的数据,这样将 ARM 处理后的数据同显示数据分离开来。

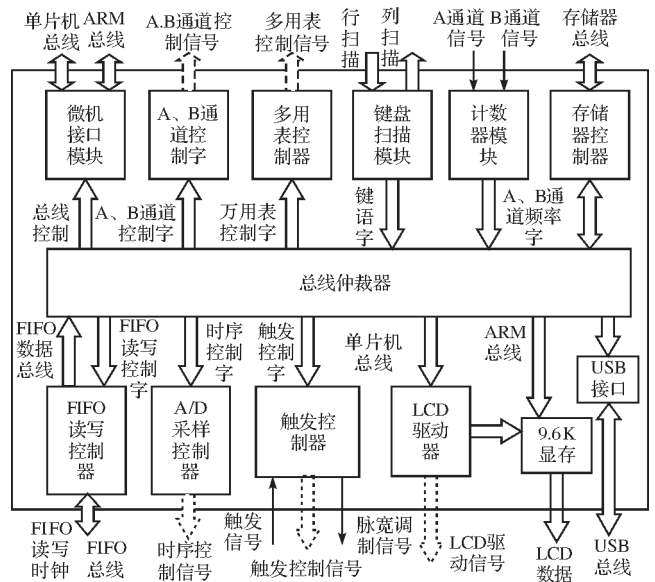


图2 FPGA数字与控制平台结构

4 LCD 控制器设计

系统中 ARM 执行高速数据处理,将采集数据转换成显示数据并直接写入 FPGA 显存中,由 FPGA 实现的同步电路将显示数据读出并与 CP、LP 信号同步送入 LCD 进行显示,由单片机执行 LCD 的开关显示、背光等控制,开机和关机时序亦由单片机控制。

图 3 中 ARMjiekou 实现 ARM 总线到 FPGA 内部总线的驱动与控制^[2],它具有 8 位输出 DB (ARMSD[7..0]) 和 21 位输出 AB (ARMA[20..0]),并

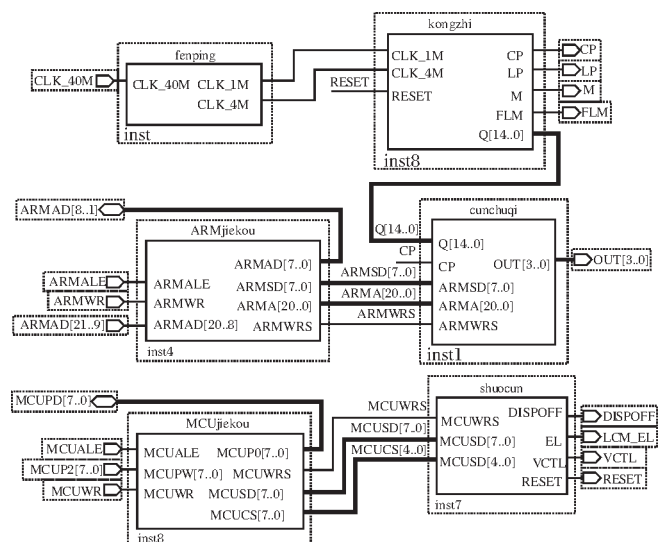


图3 LCD控制器VHDL设计

对 ARMWR 进行驱动;MCUjiekou 完成单片机总线到 FPGA 内部总线的驱动与控制,它具有 8 位输出 DB(MCUSD[7..0])、片选信号 MCUCS[4..0]输出及对 MCUWR 信号进行驱动。cunchuqi 为存贮器模块,利用 FPGA 内部可重构的存贮器设计成 1 个 19K × 4bit 的双口 RAM 存贮器,可同时进行读写操作;ARM 将采集数据经处理转换成显示数据,模仿单片机的控制时序,经 ARMjiekou 写入 RAM 中,由 kongzhi 模块实现的同步电路则将显示数据读出并与 CP、LP 信号同步送入 LCD 的显存进行显示。其中 ARMA [20..0] 为写地址,ARMWRS 为写时钟,ARMSD[7..0]为写入数据;Q[14..0]为读地址,CP 为读时钟,OUT[3..0]为 4 位输出数据;shuocun 为数据锁存模块,锁存单片机发向液晶模块的开关显示 DISPOFF、背光 LCM_EL、复位 RESET 及对比度控制字 VCTL 等控制信号;fenping 模块将 FPGA 40M 的时钟信号分频为 1.25M 和 5M 的信号;kongzhi 为控制模块,产生满足 LCD 时序要求的控制信号并生成显示数据的读地址 Q[14..0]及时钟信号 CP^{6]}。

5 数据采样

示波数据采样如图 4 所示,由 ARM、AD9288 及 MC12429、FPGA 中的触发控制器、A/D 采样控制器、分频器、FIFO 控制器等组成,其中 A/D 采样控制器负责传送和转换 ARM 发出的 A/D 采样控制命令,分频器负责将 MC12429 输出的频率信号进行分频去分别控制 A/D 转换和 FIFO 的写入节奏,A/D 转换后的数据在 FPGA 控制下写入 FIFO, FIFO 读写控制器完成对 FIFO 三总线的全面控制。

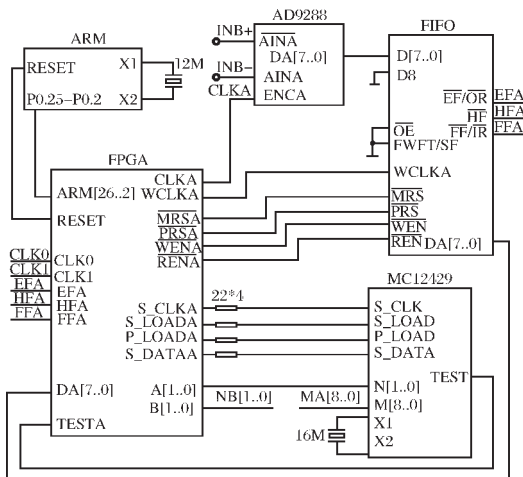


图4 示波数据采样电路

示波数据采样设计了等效和实时两种方式,在

输入频率小于 6.25MHz 选用实时采样,当输入频率为 60kHz~6.25MHz 时,利用 MC12429^{6]} 产生 100 MHz 为采样时钟;当输入频率小于 60kHz 时,由 FPGA 对 100MHz 基准时钟进行 10 或 4 或 2 分频后为采样时钟,为使波形还原尽量准确且考虑到 FIFO 容量,实时采样中分 20 个频段来设计不同的 FIFO 写入时钟和 A/D 采样时钟;在输入频率大于 6.25MHz 选用等效采样,利用 MC12429 输出 6.25MHz~100MHz 的小步进时钟实现等效采样,因 AD9288 转换速率是 10MSPS~100MSPS,低端采样会因 FIFO 容量有限而受到限制,我们通过控制 FIFO 的写入速度来调整,我们设计 MC12429 TEST 输出的 FOUT 作为 ADC CLK 工作频率,同时经过 FPGA 中程控分频器后作为低端信号时 FIFO 写入时钟以控制 FIFO 的写入速度。AD9288 转换后的数据存储在 FIFO 中。

数字多用表数据采样是通过电阻分压网络和交-直流转换芯片 AD637 经 ADS1211 获得,通过内部的测量模式开关和内部的自校准电路和算法,采用 MAX6161 作 ADS1211 芯片的 +5V 电压,MAX6325 作为 +2.5V 基准电压,ADS1212 与 89C51RD2 的接口采用四线制通信方式,用查询方式读取采样数据结果,根据采集需要,本系统将 ADS1211 设置为从动方式即 Save 方式,片选端接地,而同步信号输入端 DSYNC 接高电平,在单片机控制下完成交/直流电压/电流、电阻、二极管等参数的测量。

6 USB 通信接口

图 5 中 ARM 作为接口主控核心;USB 接口芯片采用 Philips 公司的 PDIUSB12(以下简称 D12),为使低速设备不致影响 ARM 的数据处理效率,在系统中利用 89C51RD2 来处理 USB 接口及液晶控制等低速设备事务,在多微处理器系统中,为协调微处理器之间的工作,利用 FPGA 构建高速双端口存储器(双口 RAM)来实现两个微处理器间的数据

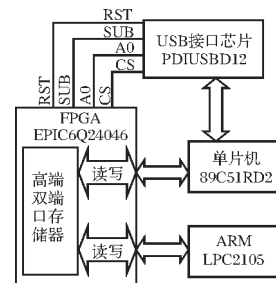


图5 USB通信接口

传输和协调控制。

USB的枚举过程由单片机完成,当枚举成功后,单片机向双口RAM写入一个标志,当ARM查询到该标志时,就可和USB主机进行通信。其通信过程为:若USB主机向示波器的主端点发送一组数据,D12接收到该数据后向单片机产生中断请求,单片机响应中断,将数据读取并写入双口RAM中,同时向双口RAM写入标志通知ARM读取数据;当ARM进入查询外设的周期时,它首先读取标志位判断当前数据是否更新需要处理,若更新则将数据读入进行相应的处理,否则不予理睬。之后ARM根据数据性质确定是否需返回数据,需返回则将数据写入双口RAM,并置标志位以通知单片机接收。同理,当USB主机需向示波器的主端点读取数据时,单片机亦向双口RAM写入标志,ARM查询到该标志时,就将数据送入双口RAM中,单片机读取该数据并发送给D12,D12再将数据传送给USB主机^[7]。

在该通信系统中,软件设计包括单片机固件、ARM程序、驱动程序和应用程序等。单片机固件完成对芯片D12的控制、USB设备的各种请求、USB接口数据的读取以及将各种请求和数据传给ARM等。固件设计成完全的中断驱动以保证最佳的传输速率。ARM进入USB处理子函数,首先读取数据更新标志flag,并与上一次的flag值进行比较,若相同表示数据没有更新将跳出USB处理子函数;若不同表示数据已更新则将数据读入,并根据类型变量lx对数据作相应的处理。若数据类型为端点输入,ARM将数据处理后打包并写入到双口RAM中,单片机在主循环中一旦检测到ARM返回的flag变量的变化,就将数据从RAM读出并送到D12中,由其返回给上位机。

本设计采用DriverStudio进行驱动程序设计,用DriverStudio写代码能和DDK很好地结合。采用Delphi 6.0进行应用程序设计,通过调用系列的API函数来完成与USB设备的通信。

7 研制结果

研制的手持式样机示波表其模拟带宽为100MHz(40dB);最高实时采样率100MS/s,最高等效

采样率5GS/s,垂直分辨率8bit,垂直灵敏度5mV至50V/div,水平扫描5ns/div~10s/div,最大输入电压(AC+DC) $\pm 100V_{pp}$,测量精度 $\pm 5\%$;数字多用表电阻挡有100、1K、10K、100K、1M,电压挡有10mV、30mV、1V、3V、10V、30V;电流挡有200mA、1A,二极管通断测量;测量精度可达到五位半以上;通用计数器,测试频率/周期(0.1Hz~100MHz)精度达10⁻⁶以上,占空比(0.1%~99.9%)测量绝对精度为1%等。

8 结束语

实践证明:以ARM和单片机为主辅微处理器,以FPGA为数字载体,借助MC12429、ADC9288、ADS1211等芯片,能有效地完成高速数据采集和数据处理,同时以USB和DELPHI能有效地完成系统各种接口任务,使系统具有体积小、功耗小、资源丰富、功能强大、设计灵活、数据采集和处理能力强、性价比高等特点,能广泛地应用于各种仪器仪表、工业高速现场控制等场合。

参考文献

- [1] 叶芄,王厚军,田书林.手持数字示波表技术研究[J].仪器仪表学报,2002,23(5)增刊:144~147.
- [2] Jean. Labrosse, 邵贝贝译.嵌入式实时操作系统 C/OS- (第2版)[M].北京:北京航空航天大学出版社,2003:29~235.
- [3] 金明,罗飞路,朱霞辉. FIFO芯片在高速系统中的应用[J].电子技术应用.1998,(3):61~62.
- [4] Petru Eles, Krzysztof Kuchcinshi, Zebao Peng. System Synthesis with VHDL[M]. Kluwer Academic Publishers, 1998:21~135.
- [5] 李维祺,郭强.液晶显示应用技术[M].北京:电子工业出版社,2000:87~163.
- [6] MOTOROLA.MC12429 Data sheet[PDF]. <http://www.21ic-search.com/>. 2004. 4.
- [7] John Hyde (美). 孙耀国,赵德刚译. USB设计应用实例[M].北京:中国铁道出版社,2003:56~89.

宋跃男,(1963-),教授,硕士生导师。研究方向为数据采集、虚拟与智能仪器。