

基于 SoC 的数字存储示波器

石小娟 李刚 石艳丽 杨芳

(天津大学精密仪器与光电子工程学院 天津 300072)

摘要: 基于 SoC 的数字存储示波器, 以片上系统 AD μ C848 为核心, 由输入调理、数据采集、数据存储、液晶显示和按键操作等功能模块组成。系统硬件电路设计简单, 速度高, 功耗低, 波形显示方式灵活多样。

关键词: 数字存储示波器 片上系统 液晶显示

Digital storage oscilloscope based on SoC

Shi Xiaojuan Li Gang Shi Yanli Yang Fang

(College of Precision Instruments & Opto-electronic Engineering, Tianjin University, Tianjin, 300072)

Abstract: A design of digital storage oscilloscope based on the SoC of AD μ C848 is presented. It has the functions of signal input conditioning, data sampling, data storage, liquid-crystal display and key-press operation. It has the advantages of simple hardware circuit design, high speed, low power consumption, and various waves display.

Keywords: digital storage oscilloscope, SoC, LCD.

0 引言

采用片上系统 AD μ C848 作为控制处理核心, 设计了一种构建于 SoC 平台之上的数字存储示波器。AD μ C848 是一款高性能的数据采集与处理系统芯片, 单指令周期, 内部集成 8 通道 16 位 Σ - Δ ADC、12 位 DAC 和大容量 Flash 存储单元^[1], 在满足系统高速度、高精度、低功耗数字存储示波的同时可以简化硬件电路设计, 降低成本。系统集成输入调理、数据采集、数据存储、液晶显示和按键操作等多项功能于一体, 具有滚动显示、刷新显示、存储显示等灵活多样的显示方式, 能够满足测控教学的实验要求。

1 硬件结构

整个系统的硬件结构如图 1 所示, 包括输入调理、控制处理、数据存储、液晶显示和按键操作等模块。信号经过输入调理模块, 由控制处理模块 AD μ C848 内嵌的 Σ - Δ ADC 把模拟波形转换成数字信息, 存储在数据存储模块 AT29C256 中; 显示时, 再从存储器中读出, 经过 AD μ C848 片内的 DAC 将数字信息转换成模拟波形显示在通用示波器上, 或者直接将数字信号送至点阵液晶显示器 LM6023B 上。可以采用滚动显示、刷新显示、存储显示等多种显示方式。

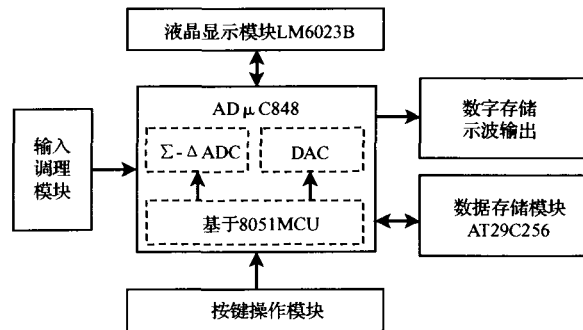


图 1 系统结构框图

1.1 输入调理和控制处理模块

系统选用 AD μ C848 作为控制处理核心。与以往发布的 SoC 相比较, 它具有高速度、高精度、大容量存储、低功耗等特点^[2], 是目前性价比很好的微转换器。它嵌入一款与 8051 兼容的单指令周期 8 位微处理器, 最大时钟频率 12.58MHz。片内集成一个 8 通道 (MQFP 封装)、输入缓冲、可编程增益、最大采样率可达 1.3kHz 的 16 位 Σ - Δ ADC, 可以满足多种模数转换的要求。片内还集成 62KB 闪速/电擦除程序存储器和标准的 UART 串行接口, 实现了在线下载、调试、编程的功能。无需另外配置编程器和仿真器就可以低成本、高质量迅速地开发 AD μ C848 的应用系统, 并随时更改

软件进行升级。片内还提供 12 位 DAC，用作通用非易失性高速暂存区域的 4KB 闪存/电擦除数据存储。AD μ C848 正常工作电流不大于 4.8mA。设置为掉电工作模式，则工作电流仅为 20 μ A。

输入条理模块由 LM358 射极跟随和低通滤波电路组成，保证有效动态范围和频率范围的信号输入 AD μ C848，进行 Σ - Δ ADC 模数转换。系统将 Σ - Δ ADC 配置成一个伪差分通道，且具有缓冲功能。通道输入范围设置为 0~+2.56V。参考电压选用外部参考输入 REFIN，由二极管和电阻组成稳压电路来提供恒压 1.5V。AD μ C848 内部 12 位数模转换后的模拟量在管脚 DAC 输出。

1.2 数据存储模块

系统采用大容量、非易失性存储器 AT29C256 作为主要数据存储模块，占用低 32KB 地址单元。AT29C256 是一种只需单+5V 电源的闪存在线可编程、可擦除只读存储器 EPROM，256K 的存储器被组态为 32768 个 8 位字，由于采用了先进的非易失 CMOS 工艺制造技术，该器件存取时间短、功耗低。从器件中读取数据操作和静态 RAM 一样，但 AT29C256 的重编程和静态 RAM 则不一样，它是按页进行的，1 次装入 64B 数据，并同时被编程。整个器件的内容可用 1 个 6B 软件代码擦除，当 1 个重编程周期开始时，地址单元和 64B 数据在内部锁存，这时释放地址和数据总线作其他工作。编程周期开始后，器件将自动进行页擦除，随后用户内部控制计时器编程锁存数据。编程周期的结束可由 I/O7 的数据轮询检测出，一旦检测出 1 个编程周期的结束，便可开始新一轮读取、编程或芯片擦除操作。

1.3 液晶显示模块

系统设计出友好的全中文人机对话界面，这是通过点阵液晶显示器 (LM6023B) 和 4 个控制按键来实现的。LM6023B 液晶模块是一款 128 \times 64 点阵的小型液晶显示系统，由行驱动器 S1D16700、列驱动器 S1D15300、点阵面板和背灯电路组成^[3]。LM6023B 与 AD μ C848 的接口电路如图 2 所示。接

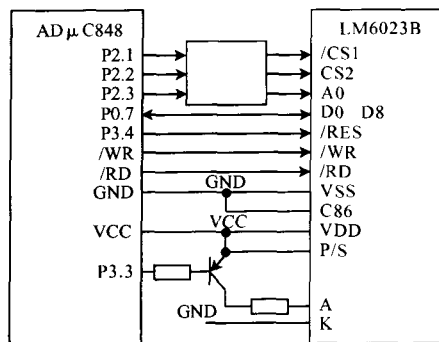


图 2 AD μ C848 与 LM6023B 的接口电路

收 8 位并行数据的同时可将数据显示，并存储在片内的数据存储单元 (DDRAM)。DDRAM 中的数据显示单元与液晶屏的点阵单元存在一一对应关系，并且 LM6023B 液晶模块数据的读写操作不受外部时钟的控制，因而 LM6023B 的显示具有很高的灵活性。LM6023B 液晶模块带有液晶必需的电源驱动电路，这样可用最少的元件和最小的功耗实现模块的功能。

液晶显示模块 LM6023B 的功能是显示相关菜单和数据波形。菜单主要是由汉字和符号组成，可以通过字模提取软件产生与之对应的 16 进制的数据送液晶显示。数据波形是一系列的曲线，在液晶上要显示这些曲线需要将相应的点阵显示。对于一条数据曲线，起始显示数据点在起始列仅显示一点，从第二个数据点开始，要在下一列显示上一数据点到此次数据点之间的线段。

1.4 按键操作模块

快捷的按键，友好的菜单极大地方便了系统的操作。在系统中，提供 A、B、C、D 四个按键，对应液晶屏上的相关菜单。系统采用独立式按键，直接由 I/O 口线 P1.2、P1.3、P1.4 和 P3.2 构成单个按键电路。每个按键单独占有一根 I/O 口线，且其工作状态不会影响其他 I/O 口线的工作状态。在使用过程中，每个按键和液晶菜单相联系，要在单一按键上实现不同的功能，简单的独立式按键电路不能满足设计的需要，因此必须使用软按键轮询技术。软按键轮询技术是用于将菜单和按键组合在一起的用户界面新技术，该技术使得用户可以在单一功能键上进行多种选择。

2 系统软件设计

通过软件编程，系统具有智能化、多用化、通用化的特点。

软件主要由以下几个功能模块组成：初始化、菜单显示和定时器/计数器 0 中断服务程序。软件的设计采用顺序设计的方法。

• **初始化程序** 主要包括控制处理模块 AD μ C848、液晶显示模块 LM6023B 和数据存储模块 AT29C256 的初始化。AD μ C848 的初始化包括 ADC，DAC，TIMER0，SERIAL I/O 以及用户 SFR 的初始化。

• **菜单显示程序** 主要是依据按键值，显示各种功能菜单。

• **定时器/计数器 0 中断服务程序** 主要是依据按键值，进入相应的数据波形显示，包括滚动显示、刷新显示和存储显示等多种显示方式。

3 结束语

系统完成并实现了基于 SoC 片 (下转第 84 页)

络数据包的各类选项。

1.3 发送模块

发送模块主要是用来通知源机在接收过程中发生的错误,这样就可以由源机上的应用程序来确定是否重发或者是否中止发送等。发送模块主要工作就是将需要发送的错误码,加上各类协议的报文头、冗余校验并且将本机字序调整成为网络字序,组成一个完全符合网络标准的数据帧。其中也包括状态机模块、计数器模块和冗余校验模块。

1.4 接收模块

接收模块主要完成的工作就是将网卡接收到的数据按各类协议报文头和有用数据进行划分,并分别判断各类协议报头是否有效,冗余校验是否正确等。若报文头有效则接收网络数据并存入闪存,否则发送错误编码。其接收流程如图 2 所示。

接收模块的工作状态主要由其中的接收状态机模块和接收计数器来控制。计数器通过计数来准确定位接收到的数据是报头还是数据,乃至报头中的具体哪个字段。这样就可以对报文中的相应字段进

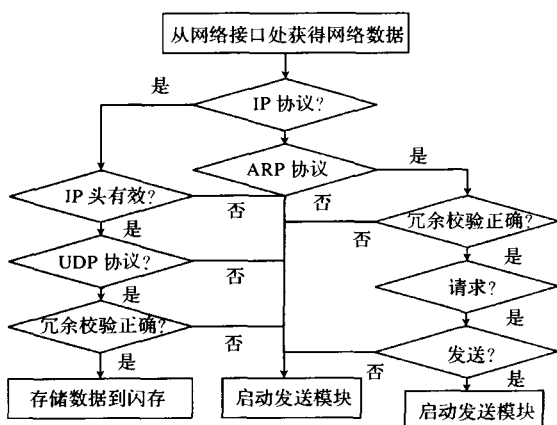


图 2 接收流程图

行判断,根据判断的结果由状态机进行状态的切换,同时,状态位模块中置相应的寄存器位以标志具体状况,从而保证接收模块和其他模块的协同工作。

1.5 状态位模块

此模块分为接收状态和发送状态两部分。它们都包括了错误异常记录和发送模块启动。错误异常记录就是记录在发送和接收过程中出现的错误。所有错误都对应一个错误编码,而不同错误编码对应状态位模块寄存器中不同位。当错误发生时,状态位模块相应寄存器位置 1,以标识此错误。发送启动模块产生使能信号并等待其他模块查询到目前错误状态,以启动发送模块。

2 结束语

目前涉及网络接口的设计比较多,但是绝大部分都是采用 C 语言配合已有的网络协议完成。本文介绍的方法是采用硬件描述语言^[2]在可编程逻辑器件^[3]上实现部分网络协议。这种方法在网络环境比较简单的局域网上有较好的效果,而且因为采用的是可编程逻辑器件,可修改和可裁剪性都比较好。因此,对于小型的网络接口实现提供了一种较好的解决方案。

参考文献

- [1] Xilinx. Spartan-II 2.5v FPGA Family: Complete Data Sheet [Z].
- [2] 夏宇闻. 从算法设计到硬件逻辑的实现: 复杂数字逻辑系统的 Verilog HDL 设计技术和方法 [M]. 2002.
- [3] Uyless Black. TCP/IP and related protocols [Z]. Beijing World Publishing Corp.
- [4] Igor Mohor, Ethernetmac IP core, www.opencore.org.

(上接第 82 页)

上系统的数字存储示波器,具有输入调理、数据采集、数据存储、液晶显示和按键操作等功能,有滚动显示、刷新显示、存储显示等灵活多样的显示方式。系统充分利用 AD μ C848 的软硬件资源,使得硬件电路设计简单、速度快、精度高、功耗低、成本低,能够达到测控教学实验的要求。

参 考 文 献

- [1] AnalogDevices, Inc. MiccoConverter Multichannel 24-/

16-BitADCs with Embedded 62kB Flash and Single-Cycle MCU AD μ C845/AD μ C847/ AD μ C848. 2004.

- [2] 李刚. AD μ C8XX 系列单片机原理与应用技术 [M]. 北京: 北京航空航天大学出版社, 2002.
- [3] Shenzhen Topway Technology Co., Ltd. LM6023B LCD Module User Manual. 2004.