

基于 FPGA 的虚拟示波器设计

毕可仁

(中国矿业大学 信电学院, 江苏 徐州 221008)

摘要:介绍了一种基于 FPGA 的双通道 60MHz 的虚拟示波器设计。利用高速 A/D 转换器 ADS5237 实时采样输入信号,通过 USB 总线将实时数据送入 PC,在 PC 上实现波形的实时采样、分析、存储和显示。同时给出了具体电路的实现方法,通过运行数据采集程序及处理程序,表明该系统工作稳定可靠。

关键词:数据采集; A/D 转化; FPGA; USB 传输

中图分类号:TP21

文献标识码:A

文章编号:1008-8725(2008)12-0036-03

Dummy Oscilloscope Design Based on FPGA

BI Ke - ren

(College of Information and Electrical Engineering, China University of Mining and Technology, Xuzhou 221008, China)

Abstract:This introduce a oscilloscope whit two chunnels base on FPGA which can collect data on a high speed as 60MHz. Collect real time data by a high speed A/D converter ADS5237 and transmit it to PC by the USB bus. It can sample, analysize, store and display the real time wave by PC. At the same tine ,the associated circuit design is given. Through running the data acquisition and processing the program, knowing that this system work stable.

Key words:data collecting; A/D conversion; FPGA; USB transmission

0 引言

微型计算机的虚拟仪器是现代电子测量仪器发展的重要方向,其中虚拟示波器是一种应用十分广泛的虚拟仪器。虚拟示波器能充分发挥和利用计算机的软硬件资源,使之成为仪器功能的组成部分,比如利用计算机的图形界面完成对虚拟控制和显示面板的定义;利用计算机的存储及文件功能完成对信号的记忆、存储和回显;利用计算机的数据处理

及控制能力完成对数据的采集、传送、分析处理和显示等^[1]。

1 系统组成结构及工作原理

输入信号经前置放大及增益可调电路转换后,成为符合 A/D 转换器要求的输入电压,经 A/D 转换后的数字信号,由 FPGA 内的 FIFO 缓存,再经 USB 接口传输到计算机中^[2],由上位机统一处理进行数据和图形显示(在这里上位机有 VB 语言编写)。

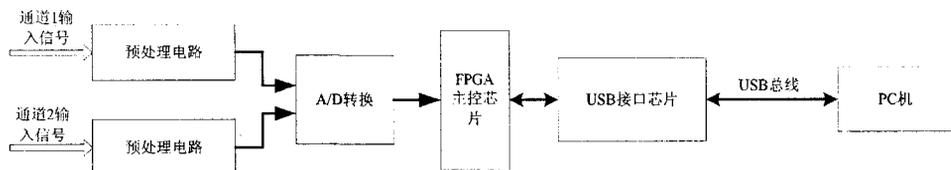


图 1 系统框图

1.1 数据采集前端处理单元

本系统的测量电压的范围可达到 ± 300 V,采用示波器探头和电路板上分压的方法将输入信号先进行 1:1 或 10:1 或 100:1 衰减,然后再通过后续电路处理以满足 A/D 转换器的输入电压范围要求。

被测信号通过通用探头和分压器得到的输出信号,由于输出阻抗较高,需要经过阻抗变换成为低的输出阻抗,以保持信号的完整性。同时,对于一个系统来讲,过载是不可避免的,在过载情况下,如果没有保护,器件很容易损坏。因此,系统中设计了由二

极管和电阻构成的过载保护电路,将输入信号限制在 ± 1.5 V 的范围之间。对于阻抗变换,选择 ADI 公司的高性能 FET 输入单电压反馈放大器 AD8138 芯片,构成跟随器来实现阻抗变换。经过阻抗变换的信号,还要通过增益调节(如图 2)。

1.2 高速数据采集单元

本系统可实现双通道同步数据采集,而且每通道的采集速度要达到 60 Mbit/s,考虑到两路数据采集应保持同步并行,因此在设计中采用每通道都有各自的采样保持器和 A/D 转换器。选用 TI 公司

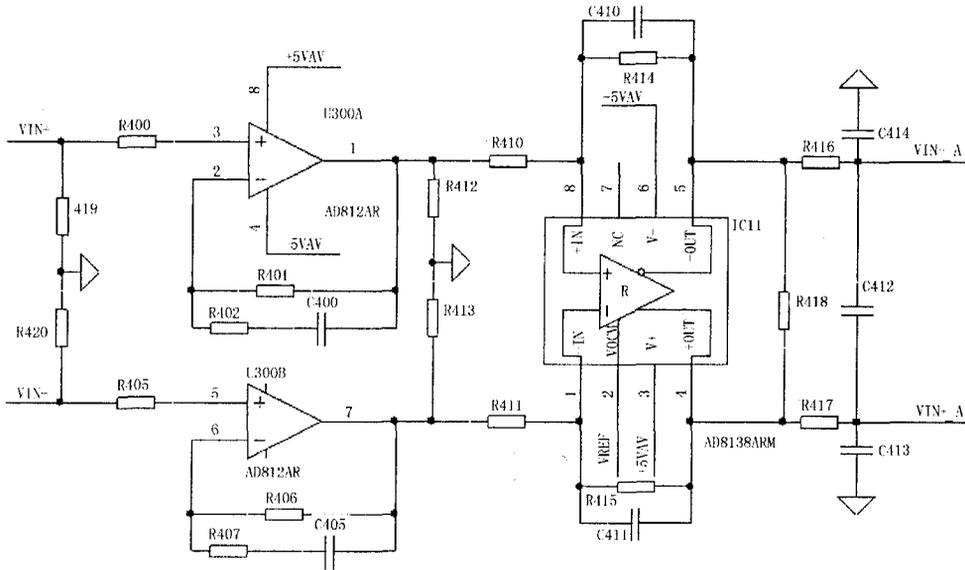


图 2 数据前端处理电路

ADS5237 型 A/D 转换芯片,具有并行 COMS 接口的双路、10 位的 65 - MSPS ADC 是一款双路、高速以及高动态范围 ADC,包括一个高带宽采样保持放大器,可大幅度降低尼奎斯特速率以及更大范围内的杂散性能。该器件采用数字纠错技术,能实现出色的差动线性特性,满足影像应用高精度要求。应用中端与高端超声系统、工业影像、通信 IF 处理、基站、视频以及 CCD 数字化,具有低功耗、小尺寸、高动态性能的特点。示波器数据采集要求速度很快,PFGA 与 ADS5237 并口连接,采用 ADS5237 内部基准 1.5 V,由控制单元 FPGA 供给时钟 60M。

1.3 FPGA 控制单元

现场可编程门阵列 FPGA 是通用的用户可编程器件,具有高性能和高集成度的 COM 数字集成电路,它是作为专用集成电路(ASIC)领域中的一种半定制电路而出现的,既解决了定制电路的不足又克服了原有可编程器件门电路数量有限的缺点。本控制单元主控芯片采用 XILINX 公司的 Spartan - 3 家族中的 XC3S400 型号芯片,具有无限可重编程性和较高的性价比。其基本结构主要包括 5 个可配置部分:

- (1)可配置逻辑块,用于实现大部分逻辑功能;
- (2)在四周分布着可编程输入输出块,提供封装引脚与内部逻辑之间的连接接口;
- (3)丰富的多层互联结构;
- (4)片上随机内存;
- (5)DLL 时钟控制块。

FPGA 控制单元按照功能分为时钟控制部分、模数转换控制部分和数据存储控制部分^[6]。

时钟控制部分:在设计中,倍频功能模块均采用 DLL 方式,输入时钟 30M 符合所选用 FPGA 中的 DLL 输入范围的要求,由于 XILINX FPGA 方便的倍

频功能也是本设计采用这种产品的原因。倍频后 FPGA 主频 120 MHz,同时为模数转换芯片提供时钟 60 MHz。

数据存储部分:将 AD 采集的高速数据缓存,通过 USB 总线送 PC 处理。

模数转换部分:模数转化芯片提供时钟和转换所需的控制信号^[7]。

1.4 USB 通信单元

本设计采用 Cypress 公司的 CY7C68013 芯片,实现 USB 传输模块的设计,CY7C68013 是符合 USB2.0 标准的芯片。它内部集成了 1 个增强型的 8051、1 个 USB 串行接口引擎、1 个 USB 收发器、3 个 8 位 I/O 口、16 地址线、5KB RAM 和 4KB FIFO 等。通过 USB 总线把采集的数据实时的传递给计算机,便于上位机(VB 语言编写)可以实时的显示波形,还可以很方便的存储数据^[5]。USB(通用串行总线)控制器 CY7C68013 因其数据传输速率快和多样的接口方式为 FPGA 提供了简单和无缝连接接口而得到广泛使用。利用 CY7C68013 控制器的 Slave FIFO 从机方式,用 Verilog HDL 在 FPGA 中产生相应的控制信号,实现对数据的快速读写。该软件系统主要包括 USB 设备驱动程序、设备固件和应用程序。

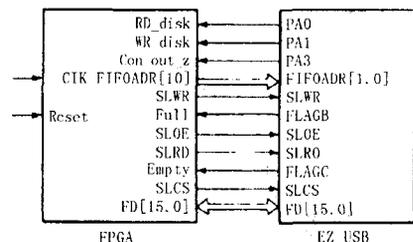


图 3 CY7C68013 与 FPGA 连接框图

2 试验结果

使用自制的示波器与 FLUKE 196C(100M)型号

煤矿电能节约的途径

郭启成

(义煤集团 千秋煤矿, 河南 义马 472300)

摘要:煤炭企业节约用电,不仅可以降低煤炭生产的成本,提高经济效益,而且还可以腾出大量的能量供给其它生产行业。我国一些重点煤矿原煤电耗一般为 10~40 kW·h/t。如果采取有效措施,加强管理,提高生产技术水平,对减少原煤生产的电耗,效果是显著的。

关键词:节约; 能量; 电耗

中图分类号:TD61

文献标识码:A

文章编号:1008-8725(2008)12-0038-03

On the Way to Save Coal Power

GUO Qi - cheng

(Qianqiu Coal Mine, Yima Mining Industry Group, Yima 472300, China)

Abstract: Coal enterprises to conserve electricity, not only can reduce the cost of coal production, enhance economic efficiency, but also free up a lot of energy supply other production sectors. China's key coal consumption of coal is generally 10~40 kW·h/t. If take effective measures to strengthen management, improve the technological level of production, to reduce the power consumption of raw coal production, the effect is significant.

Key words: conservation; energy; power consumption

1 煤矿企业节电的途径

1.1 加强煤矿企业电能管理,使电能管理科学化

数字示波器测量输入信号对比实验数据如下:

输入信号 1:

峰峰值: 5V
频率: 5MHz

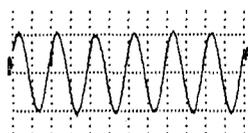


图 4 FLUKE-196C 实测波形

峰峰值: 5.025V
误差: 0.5%
频率: 5.0002MHz
误差: 0.04%

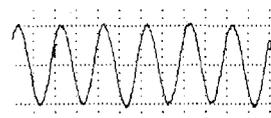


图 5 虚拟示波器实测波形

输入信号 2:

输入信号 2:

峰峰值: 3V
频率: 3MHz

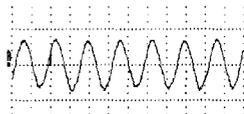


图 6 FLUKE-196C 实测波形

峰峰值: 2.998V
误差: 0.4%
频率: 3.0003MHz
误差: 0.03%

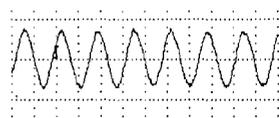


图 7 虚拟示波器实测波形

通过对比测试和结论分析,各种输入信号通过

建立健全用电管理机构和体系,充分和完善管理制度,明确规定管理业务的工作程序、工作方法和工作要求。制定统一的耗电标准,以实行定额管理,

自制虚拟数字示波器采集,最后在 PC 上可精确的显示波形,并且可实现波形的双踪显示及波形水平、垂直平移、频率、平均值、峰峰值的测量,误差较小,达到了一定的精度要求。

3 结束语

基于 FPGA 的简易数字示波器系统设计完成后,测试表明系统可以将采集到的数据通过软件程序控制转换成相应的波形显示出来,显示的波形和输入信号的波形一致,能够实现数据采集、缓存、传输以及波形显示等采集系统的基本功能,具有非常广阔的应用前景。

参考文献:

- [1] 朱明程. XILINX 数字系统现场集成技术[M]. 江苏:东南大学出版社,2001.
- [2] 沈兰荪. 高速数据采集系统的原理与应用[M]. 北京:北京人民邮电出版社,1995.
- [3] 夏宇闻. 从算法设计到硬件逻辑实现[M]. 北京:高等教育出版社,2001.
- [4] 张锡纯. 电子示波器及其应用[M]. 北京:机械工业出版社,1997.
- [5] 王成儒. USB2.0 原理与工程开发[M]. 北京:国防工业出版社,2004.
- [6] 刘全. 便携式 20M 数字存储示波器[J]. 电子制作,2005,(4).
- [7] 林洪桦. 动态数据处理[M]. 北京:北京理工大学出版社,1995.

收稿日期:2008-08-01;修订日期:2008-09-27

作者简介:郭启成(1984-),男,河南三门峡人,技术员,2006年毕业于河南理工大学机械电子工程专业,现在义煤集团千秋煤矿从事技术工作, Tel:13569610772, E-mail: guoqicheng2007@163.com.